

STM32F10x 大容量Flash 产品介绍



September
2008

STM32
全国巡回研讨会

大容量产品相对于中等容量产品的区别

RAM容量从最大32KB升级到最大64KB

Flash容量从最大128KB升级到最大512KB，每页2KB
(中容量产品为每页1KB)

新增外设

存储扩展

- 安全数字输入/输出接口 (SDIO)
- 灵活静态存储控制器 (FSMC)

定时器

- TIMER5(通用定时器)
- TIM8(高级定时器)
- TIMER6和7(基本定时器，用于触发DAC)

带5个通道的DMA2

通信

- 两个I2S接口
(分别与SPI2及SPI3复用)
- 第3个SPI接口
- UART4及UART5(不支持硬件流控、智能卡和类SPI的同步通讯模式)

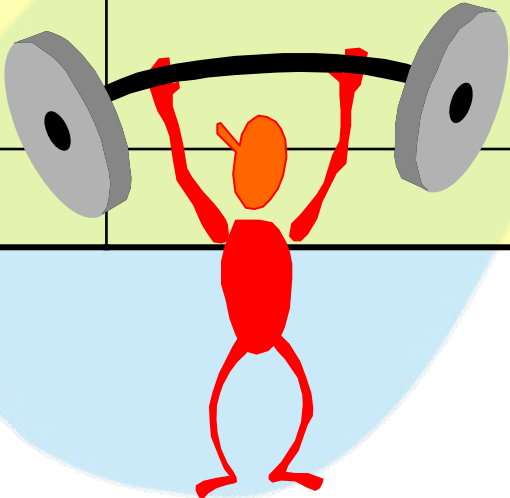
模拟通道

- 数模转换器 (DAC)
- 第3个ADC模块

NEW

产品型号: **STM32F10x6/8/B (中等容量) → STM32F10xC/D/E (大容量)**

其他区别

	中等容量产品	大容量产品
用户备份寄存器	20字节	84字节
GPIO端口	80个	112个新增端口F和端口G
外部中断线	80	112
中断源	43个	60个(新增17个)
LSI校准		LSI 时钟可内部连接至TIM5的输入捕获通道4，用于校准LSI时钟
		ADCs外部触发/内部触发

扩展外设 - DMA2

 DMA2控制器有5个通道，用于支持新增外设的DMA传输

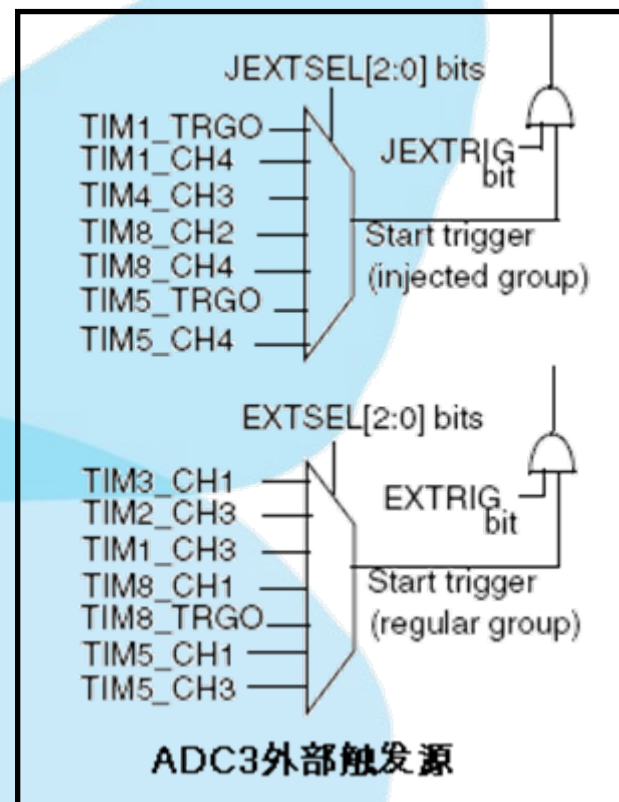
	通道1	通道2	通道3	通道4	通道5
ADC3					ADC3
SPI/I2S3	SPI I2S3_RX	SPI I2S3_TX			
UART4			UART4_RX		UART4_TX
SDIO				SDIO	
TIM5	TIM5_CH4 TIM5_TRIG	TIM5_CH3 TIM5_UP		TIM5_CH2	TIM5_CH1
TIM6 DAC_CH1			TIM6_UP DAC_CH1		
TIM7 DAC_CH2			TIM7_UP DAC_CH2		
TIM8	TIM8_CH3 TIM8_UP	TIM8_CH4 TIM8_TRIG TIM8_COM	TIM8_CH1		TIM8_CH2

扩展外设 - ADC3

3个ADC，共21个外部模拟输入

- ADC转换速率1 MHz，12位分辨率
- 转换电压的范围：0 to 3.6 V
- ADC供电电压：2.4V to 3.6 V
- ADC输入范围： $V_{REF-} \leq V_{IN} \leq V_{REF+}$

- 自校准功能
- 单次/扫描，连续/不连续转换模式
- 每个通道的采样时间可独立编程
- 数据左对齐或右对齐方式
- 模拟看门狗
- 支持DMA传输



注：VREF+ 和 VREF- 只存在于 100脚和144脚封装的产品上

扩展外设 - TIM8、TIM5、TIM6&7

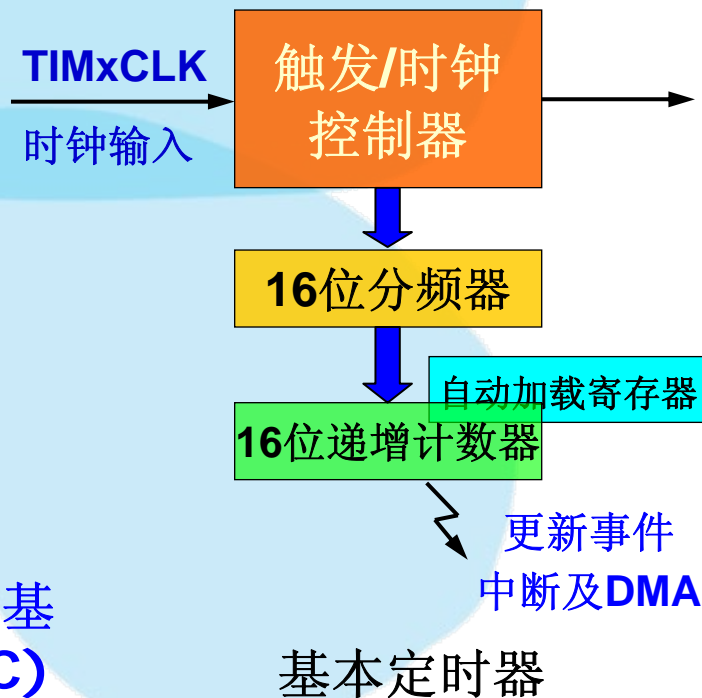
● 高级控制定时器TIM8，功能与TIM1完全相同

● 通用定时器TIM5，功能与TIM2, TIM3, TIM4完全相同

● 基本定时器TIM6 和 TIM7

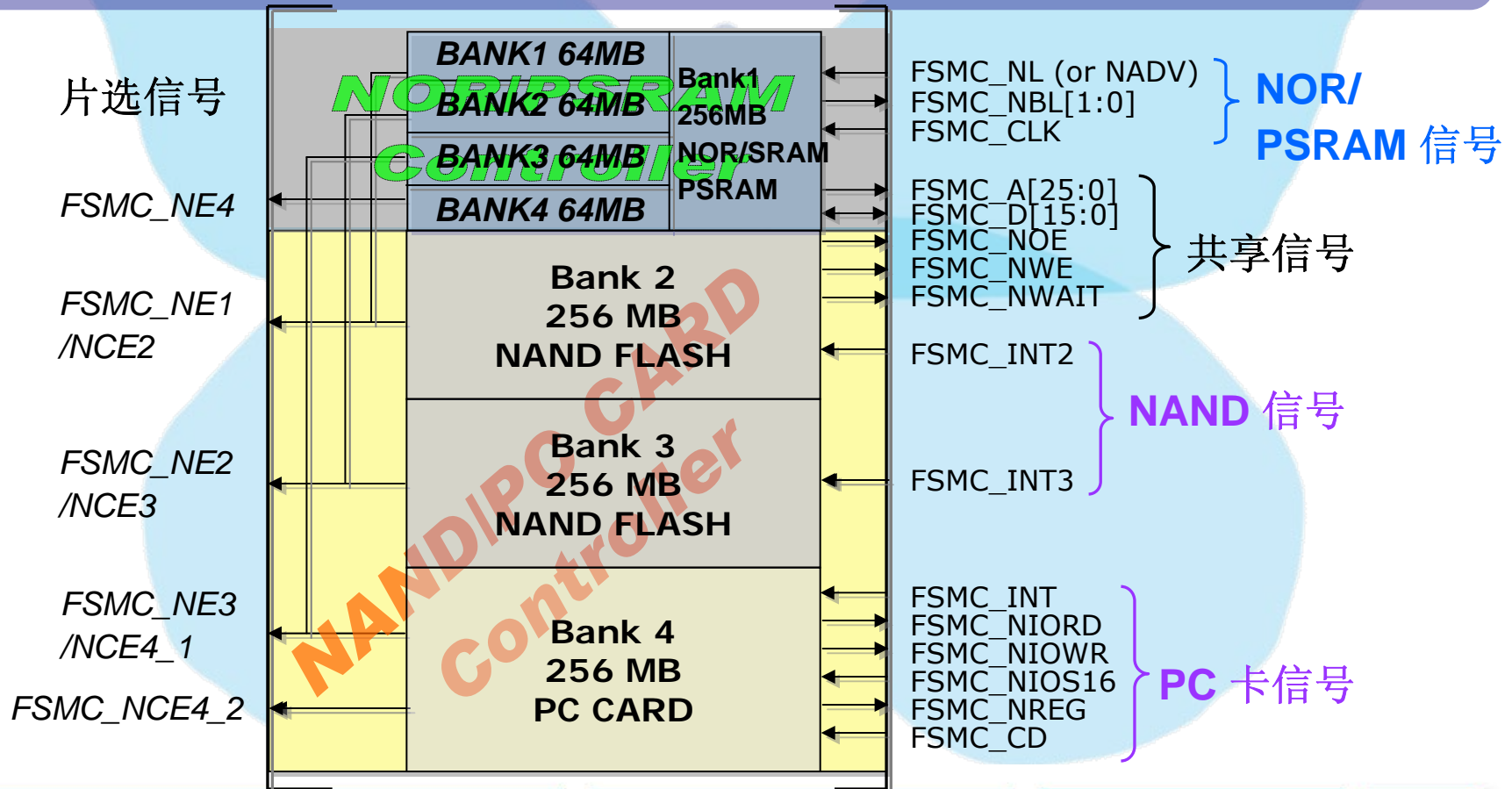
- 在低速外设总线上 (APB1)
- 内部时钟频率可达72 MHz
- 16位可自动加载向上计数器
- 可产生中断/DMA请求
- 同步电路用于触发DAC

→ TIM6和TIM7可作为普通定时器用于时基产生，但只能用于触发数模转换器 (DAC)



新增外设 - FSMC

- 灵活静态存储控制器（FSMC）可用于连接外部存储器，共4个Bank。
- 当系统时钟频率为72MHz时，FSMC外部访问时钟频率为36MHz。
- 可编程的时序，支持多种不同时序要求的外设。



新增外设 - FSMC

BANK1: 片选NE[1:4]

- ◆ 异步SRAM和ROM, 8/16/32位
- ◆ PSRAM和OneNAND, 异步/突发(Burst)模式
- ◆ NOR FLASH, 16位, 异步/突发(Burst)模式, 数据/地址复用/非复用

BANK2&3: 片选NCE[3:4]

- ◆ NAND FLASH
 - ◆ 硬件ECC, 每次最大对8K字节进行纠错, 检错2位

BANK4:

- 片选NCE4_1, NCE4_2
- ◆ PC CARD, 16位



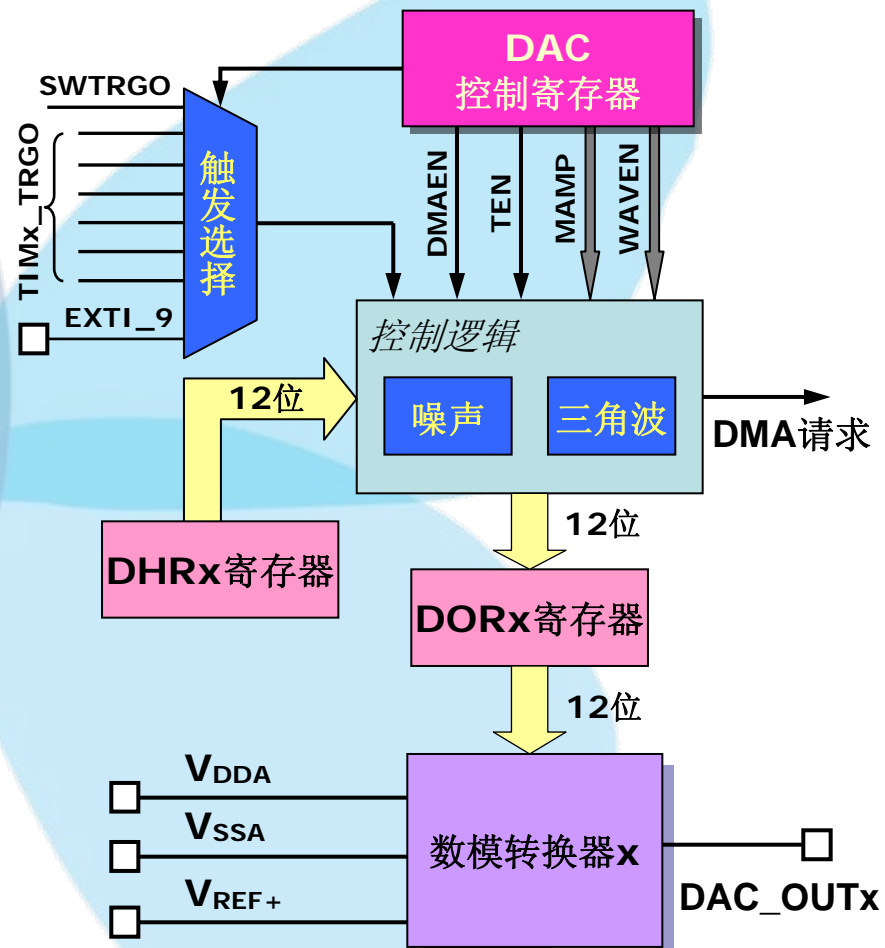
代码可在片外存储器执行 (仅Bank1)

STM32(100pins) 与 NOR Flash的连接: 数据/地址线复用

新增外设 - DAC

两个**DAC**， 各有一个输出通道

- ◆ 8位或12位线性输出
- ◆ 同步更新能力
- ◆ 可产生白噪声或三角形波
- ◆ 12位模式下，支持数据左或右对齐
- ◆ 双DAC通道独立或同步进行转换
- ◆ 每个通道均支持DMA传输
- ◆ 支持外部触发启动转换
- ◆ DAC供电范围：2.4V to 3.6 V
- ◆ 转换范围：0 to 3.6 V
- ◆ DAC输出范围： $0 \leq \text{DAC_OUT}_x \leq \text{VREF+}$ ，ADC和DAC共享同一个VREF+



新增外设 – SDIO

用于连接

- ◆多媒体卡(MMCs)
- ◆SD存储卡
- ◆SDIO卡
- ◆CE-ATA设备

与下列协议兼容:

- ◆MMC规范V4.2版本
- ◆SD存储卡规范V2.0版本
- ◆SD I/O卡规范V2.0版本
- ◆CE-ATA 协议Rev1.1

功能

兼容

灵活

可靠

- ◆数据最大传输速率:
48MHz

- ◆数据总线模式: 1/4/8位
- ◆传输模式: 块或流
- ◆数据块长度: 1至16384B
- ◆支持DMA传输

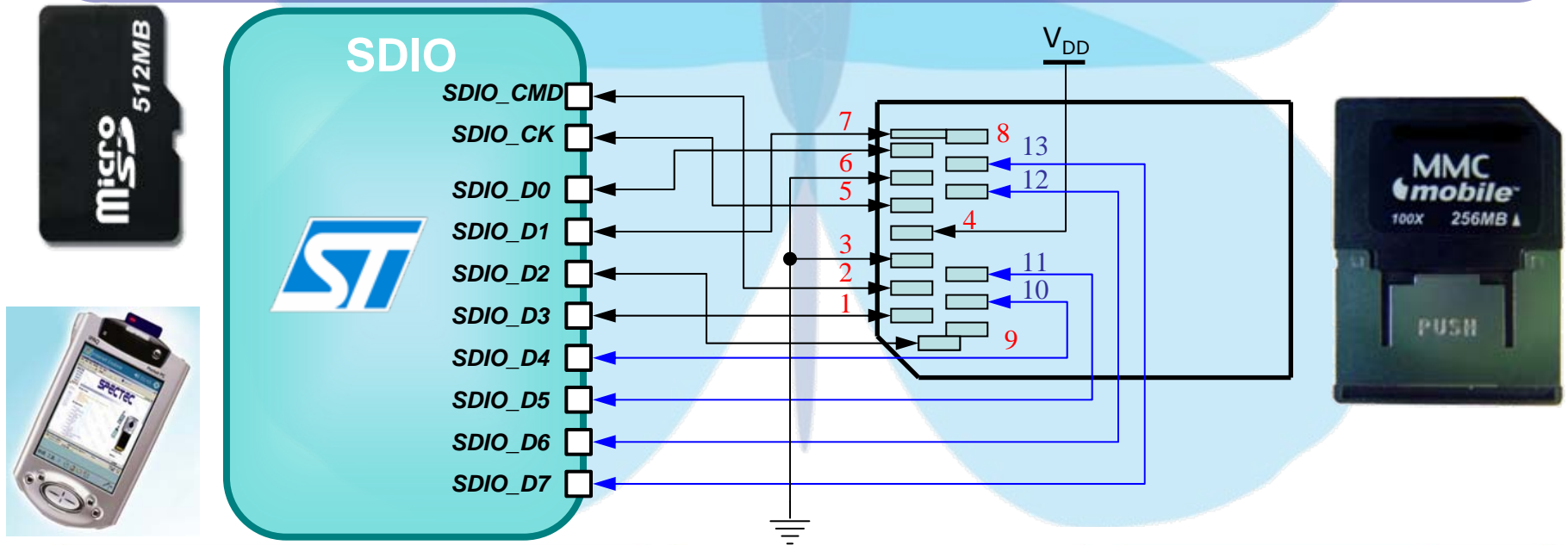
- ◆32x32bits FIFO

用于发送或接收

- ◆硬件流控, 避免FIFO的Overrun或Underrun
- ◆硬件CRC校验与产生

新增外设 – SDIO

- SDIO共有10个引脚用于控制不同类型的存储卡
 - 最多仅用6个引脚(SDIO_CMD, SDIO_CK, SDIO_D[3:0]) 用于SD卡的控制 (全尺寸SD卡, miniSD, microSD)
 - 最多仅用6个引脚(SDIO_CMD, SDIO_CK, SDIO_D[3:0]) 用于SDIO卡的控制 (全尺寸SD, miniSD, microSD)
 - 最多仅用10个引脚(SDIO_CMD, SDIO_CK, SDIO_D[7:0]) 用于MMC卡的控制 (全尺寸MMC, RS-MMC, MMC+ 和 MMCMobile)



新增外设 - I2S

两个I2S: 分别与 **SPI2** 和 **SPI3** 复用。

SPI <-> I2S的切换

从 SPI 切换至 I2S 模式

- 禁用 SPI 设备 (设置寄存器SPI_CR1中的SPE 位为“0”)
- 选择I2S模式 (设置寄存器SPI_I2SCFGR中的I2SMOD位为“1”)

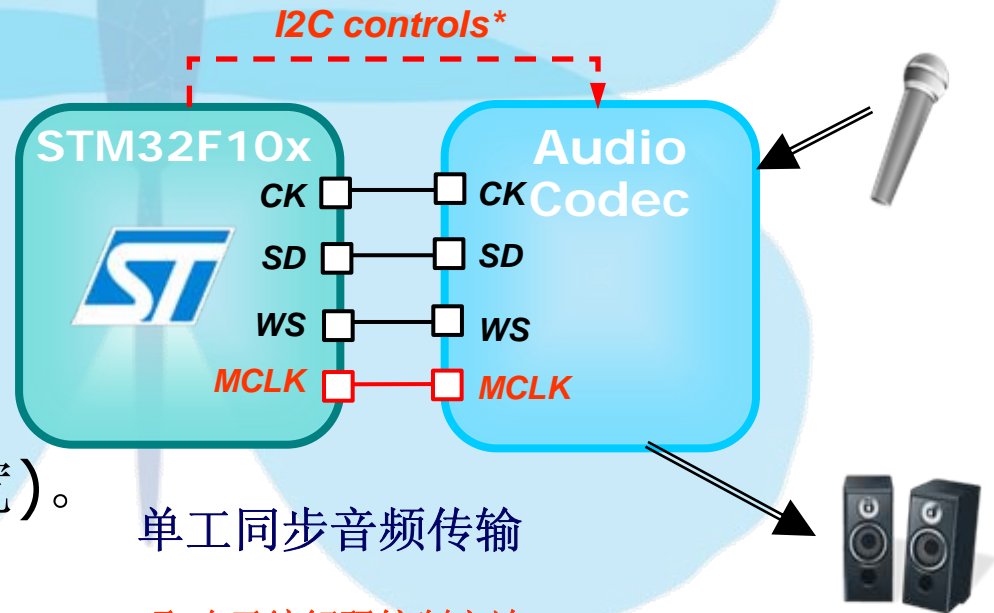
从 I2S 切换至 SPI 模式

- 禁用 SPI 设备(设置寄存器SPI_CR1中的SPE 位为“0”)
- 选择SPI 模式(设置寄存器SPI_I2SCFGR中的I2SMOD位为“0”)

注意: 由于某些SPI3/I2S3引脚与JTAG引脚是复用的, 在每次复位后它们默认作为JTAG引脚使用而不是由I/O控制器来控制的。在配置这些引脚之前, 用户必须先禁用JTAG口, 而使用SWD 作为调试接口, 或将SWD接口也禁用 (不需要调试模式时)。

新增外设 - I2S

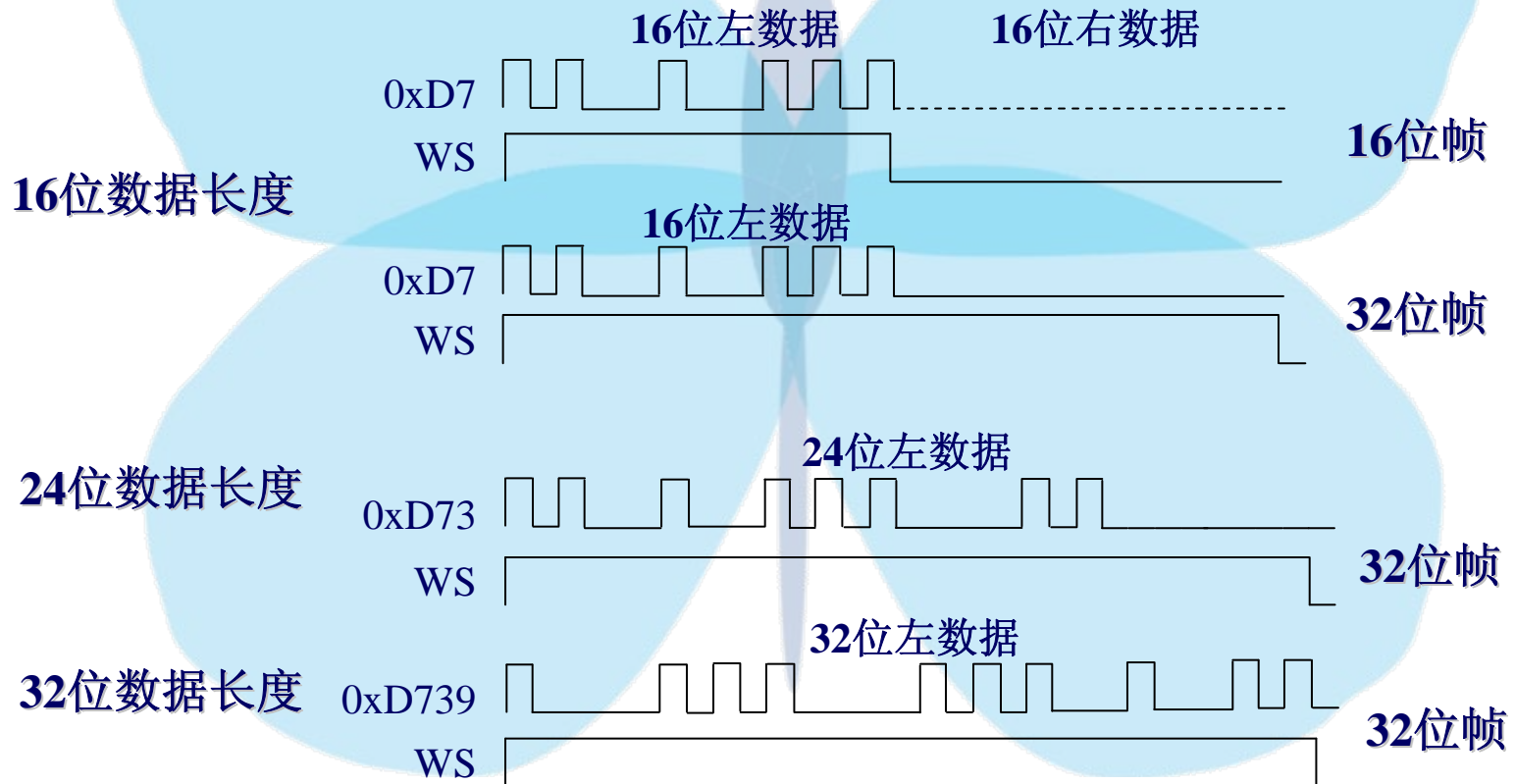
- I2S协议用于在微控制器与音频编解码器/数模转换器之间进行音频数据传输。数据根据指定的音频协议 (I2S Phillips/MSB/LSB/PCM)进行编码，并时分复用在两个通道上 (左或右)。
- 8位可编程线性预分频器，可获得精确的音频采样频率 (从8KHz至48KHz)
- 主时钟可被输出用于驱动一个外部音频器件。比率固定为: $256 \times F_s$ (F_s 为音频采样频率)。
- 支持DMA传输 (16位宽)。



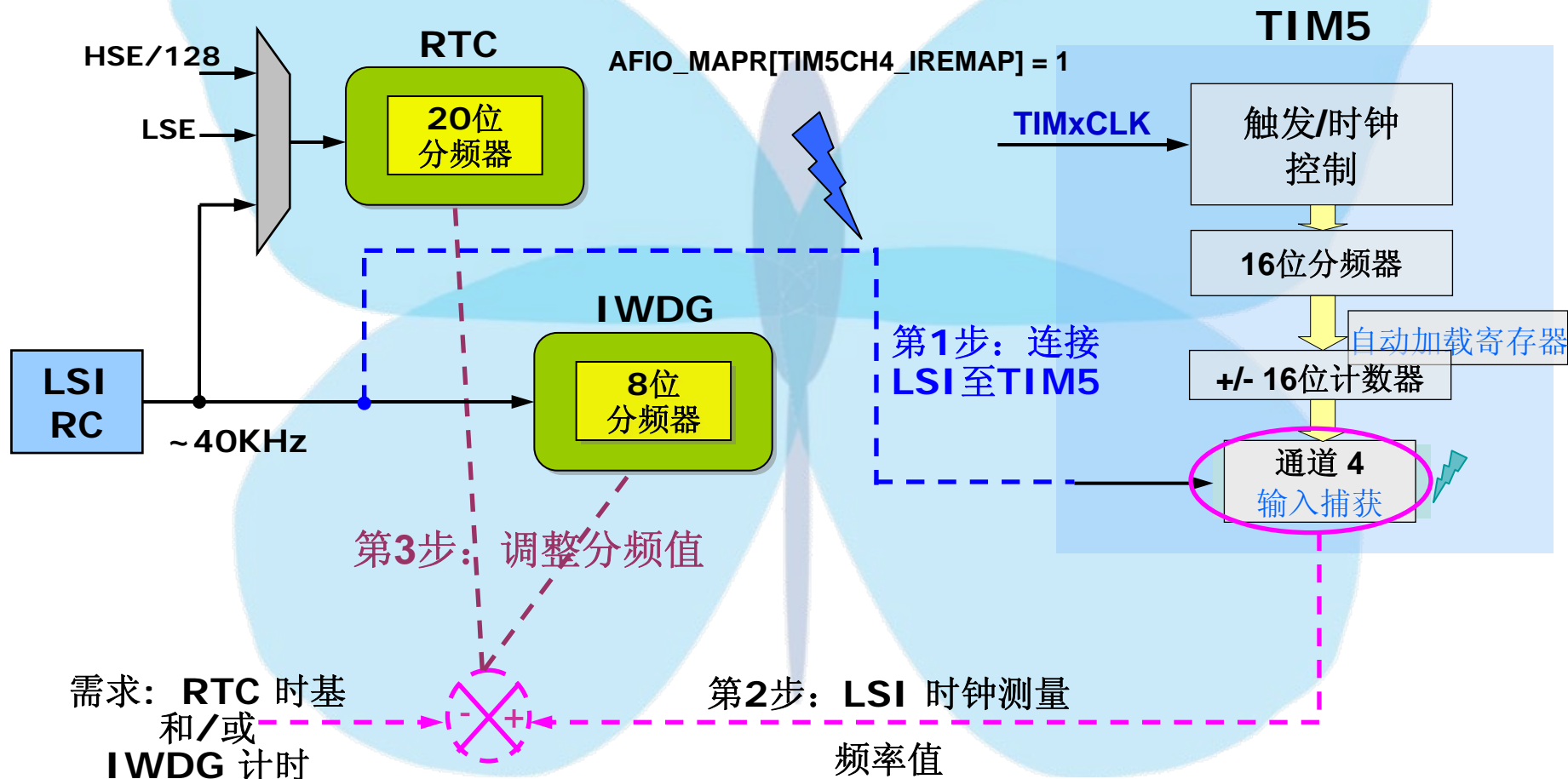
* 取决于编解码控制方法

新增外设 - I2S

- 可编程的数据长度：可选择16-、24- 或 32位数据格式
- 可编程的帧格式：16位 (用于16位数据) 或 32位 (用于16-、24- 或32位数据)。



使用TIM5_CH4 校准LSI





Thank
You!